

Risposte esatte

1. B
2. B
3. B o C
4. B
5. D
6. E
7. A
8. D
9. D
10. A

Università degli Studi di Milano - Corso Architettura degli elaboratori e delle reti I
Prof. Borghese ---- Prima prova in itinere 18.11.2024

Cognome e nome dello studente:

Matricola:

Il compito è diviso in due sezioni: la prima sezione a risposta multiple e la seconda sezione a risposte aperte. Per raggiungere la sufficienza in questa prova **occorre raggiungere almeno 6,5 punti** con le risposte ai quesiti della prima sezione.

SEZIONE 1 (Punteggio massimo: 10 punti. Per ogni risposta corretta +1 punto, per ogni risposta sbagliata, -0,25 punti, per ogni risposta mancante 0 punti).

Barrare la risposta esatta tra le 5 risposte possibili: A, B, C, D, E

1. XOR e AND implementano rispettivamente:

- A. Uguaglianza di 2 bit e semaforo
- B. Disuguaglianza di 2 bit e semaforo
- C. Somma di 2 bit e semaforo
- D. Disuguaglianza di 2 bit e reset
- E. Uguaglianza di 2 bit e reset

2. Un Multiplexer può essere implementato con porte NOR?

- A. No
- B. Si'
- C. Si' solo se si tratta di un multiplexer a 2 ingressi
- D. Si' solo se le porte NOR sono in tecnologia CMOS
- E. Si' solo se assieme alle porte NOR viene fornita anche una porta OR.

3. La funzione con 3 input, U_1, U_2, U_3 e 2 output: Y , a seconda dei valori di X , può aver espressione logica:

U_1, U_2, U_3	Y
0 0 0	X
0 0 1	X
0 1 0	X
0 1 1	X
1 0 0	1
1 0 1	0
1 1 0	0
1 1 1	0

- A. $Y = !U_1!U_2!U_3$
- B. $Y = U_1!U_2!U_3$
- C. $Y = !U_1 + !U_2!U_3$
- D. $Y = 0$
- E. $Y = 1$

4. Il numero 2^{34} non può essere codificato in IEEE754.
- Vero
 - Falso
 - Vero se la codifica è a 32 bit
 - Falso se la codifica è 64 bit
 - E' un numero intero quindi non si può codificare in IEEE754.
5. Può una sottrazione di due numeri relativi generare overflow aritmetico?
- No, mai.
 - Si', ma solo se il primo termine è minore di zero.
 - Si', ma solo se il secondo termine e' minore di zero.
 - Si', ma solo se i segni dei due operandi sono discordi
 - Si', ma solo se i segni dei due oprandi sono concordi.
6. Le mappe di Karnaugh vengono utilizzate per:
- Contare gli 1 di una funzione
 - Costruire la POS di una funzione
 - Determinare complessità e cammino critico di una funzione.
 - Sintetizzaare un'espressione logica
 - Semplificare un'espressione logica
7. Si può calcolare il cammino critico associato a un latch sincrono?
- Si'
 - No
 - Si' ma solo se è un latch di tipo SR
 - Si' ma solo se e' un latch di tipo D
 - Non ha senso perche' il latch rimane attivo su un semiperiodo del clock.
8. Il prodotto di due numeri interi su N bit è calcolato su:
- $2 \times N + 1$ bit
 - $N + 1$ bit
 - Un numero di bit pari al numero di bit diversi da zero del moltiplicando
 - $2 \times N$ bit
 - Dalla tecnologia utilizzata per implementare il moltiplicatore
9. In una ALU, l'implementazione dell'istruzione di "set on less than", richiede che
- La ALU svolga l'operazione di somma e il bit di riporto del sommatore dell'ultimo bit venga portato in ingresso al multiplexer di uscita.
 - La ALU svolga l'operazione di somma e il bit di somma del sommatore dell'ultimo bit venga portato in ingresso al multiplexer di uscita.
 - La ALU svolga l'operazione di differenza e il bit di riporto del sommatore dell'ultimo bit venga portato in ingresso al multiplexer di uscita.
 - La ALU svolga l'operazione di differenza e il bit di somma del sommatore dell'ultimo bit venga portato in ingresso al multiplexer in uscita.
 - Mette a 1 l'uscita se il bit di segno dei due operandi e' discorde.
10. La funzione $Y = (A \text{ XNOR } B)$ può essere implementata
- Con una SOP come: $Y = !A!B + AB$
 - Con una POS come: $Y = (!A + !B)(A + B)$
 - Con una porta NAND come: $Y = !(A \text{ NAND } B)$
 - Con un+a porta NOR come: $Y = !(A \text{ NOR } B)$
 - Con un AND negato due volte: $Y = !(!(A \text{ AND } B))$

SEZIONE 2 (punteggio massimo 25 punti)

1) [3] Codificare in IEEE754 in singola precisione il numero +34,25. Quale coppia di numeri codificati consecutivamente in IEEE754 dista esattamente 1 unità? Perché? Qual è la risoluzione della codifica in virgola mobile, in virgola fissa e della codifica intera? Perché? Cosa si intende per codifica denormalizzata? Come si codifica la situazione NaN? E la situazione +/-oo? Codificare +34,25 in formato Google Brain Format.

2) [6] Costruire una macchina di Huffman che implementa la macchina a stati finiti capace di riconoscere la stringa "AA" in un testo. Si noti che le 2 lettere "AA" **devono essere precedute da uno spazio** mentre può seguire un qualsiasi carattere. La macchina parte ad analizzare il testo dalla stringa vuota: "". E' possibile calcolare complessità e cammino critico? Che tipo di bistabili devono essere utilizzati? Quali altri bistabili conoscete? Quali sono le loro caratteristiche?

3) [8] Data la seguente tabella della verità:

x y z	u1	u2
000	0	1
001	0	0
010	0	1
011	0	0
100	0	X
101	1	X
110	1	X
111	1	X

- Scrivere la funzione u1 nella prima e nella seconda forma canonica [2].
- Ricondurre la seconda forma canonica di u1 nella sua prima forma canonica utilizzando la manipolazione algebrica [2].
- Scrivere l'espressione algebrica a complessità minima di u2, scegliendo opportunamente i valori indifferenti delle uscite. [2]
- Implementare le funzioni u1 e u2 con una PLA e con una ROM. [2].

4) [3] Spiegare come funziona il sommatore a propagazione di riporto e disegnare il circuito del sommatore a propagazione di riporto a 1 bit. Spiegare chiaramente su quale principio si basa il sommatore ad anticipazione di riporto?

5) [1] Calcolare in complemento a 2, su 8 bit, la seguente operazione scritta in notazione decimale: 9 - 12.

6) [2] Dato un latch sincrono di tipo D la cui uscita è $Q = 1$ e l'ingresso è $D = 1$. Descrivere cosa succede internamente al latch quando D va a 0. Quanto tempo viene richiesto per la eventuale commutazione, supponendo che il tempo di commutazione di una porta logica a due ingressi sia 0,1 ps. Definire di quali tempi occorre tenere conto per dimensionare il clock di un'architettura. Scrivere la tabella di eccitazione di questo latch.

7) [1] Descrivere alcuni degli sviluppi più importanti nella storia delle Architetture.

8) [1] Spiegare perché la porta NAND è chiamata porta universale.